

# LABORATORIO DE MICROONDAS

## **EJEMPLO DE GENERACIÓN DEL LAYOUT DE UN DIVISOR WILKINSON**

*Autor:*

***FELIPE PEÑARANDA FOIX***

# Contenidos.

---

1.-Introducción .....	3
2.-Divisor Wilkinson ideal .....	3
3.-Divisor Wilkinson real .....	3
4.-Layout's específicos .....	4
4.1-Layout de la línea .....	4
4.2-Layout de la resistencia SMD .....	5
4.3-Layout del divisor Wilkinson.....	6
5.-Resultados .....	7
6.-Documentación adicional.....	10

## 1.-Introducción

En estas páginas vamos a presentar cómo se puede generar el layout de un divisor Wilkinson en el entorno de simulación Microwave Office.

La principal idea es que un divisor Wilkinson, en este caso de una etapa, debe tener una resistencia al final de dos líneas en  $\lambda/4$ . Esta resistencia debe ser de una longitud mucho menor que la longitud de onda a la que se esté trabajando, para que efectivamente se comporte como tal y no sea, además, una línea de transmisión, con sus correspondientes efectos parásitos de impedancia característica y desfases.

## 2.-Divisor Wilkinson ideal

El divisor Wilkinson ideal tiene el esquemático que se indica en la figura 2.1, donde las líneas son de  $90^\circ$  y de impedancia  $Z_{01} = \sqrt{2} \cdot Z_0$  y la resistencia  $R_1 = 100 \Omega$ .

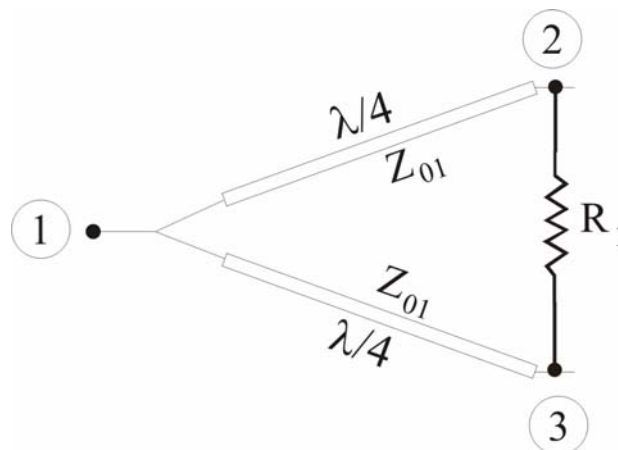


Figura 2.1.-Esquemático del Divisor Wilkinson de 1 etapa

En este esquemático se puede comprobar lo dicho en la introducción: la distancia física entre los puertos 2 y 3 es, teóricamente, nula, ya que la resistencia  $R_1$  es ideal.

## 3.-Divisor Wilkinson real

Como ejemplo de layout, se propone el mostrado en la figura 3.1:

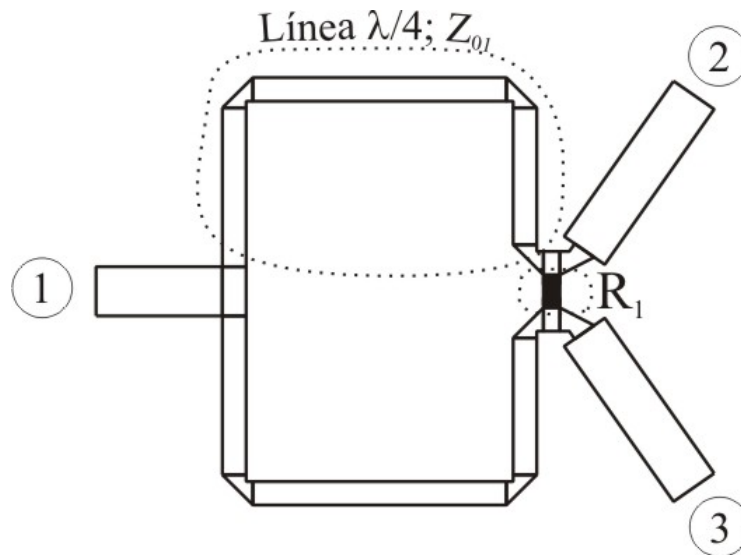


Figura 3.1.-Layout propuesto del Divisor Wilkinson de 1 etapa

Se puede ver que la línea en  $\lambda/4$  se ha doblado para acercar los extremos a una distancia tal que quepa una resistencia  $R_1$  superficial, conocida como SMD, que es suficientemente corta como para garantizar que se comporta como una resistencia.

#### 4.-Layout's específicos

A la vista del layout anterior, cabe hacer algunas apreciaciones en relación al layout de la línea curvada así como de la resistencia.

##### 4.1-Layout de la línea

La línea en  $\lambda/4$  se acoda mediante codos en  $90^\circ$  (elemento MBEND del Microwave Office), cuyo layout es el mostrado en la figura 4.1:

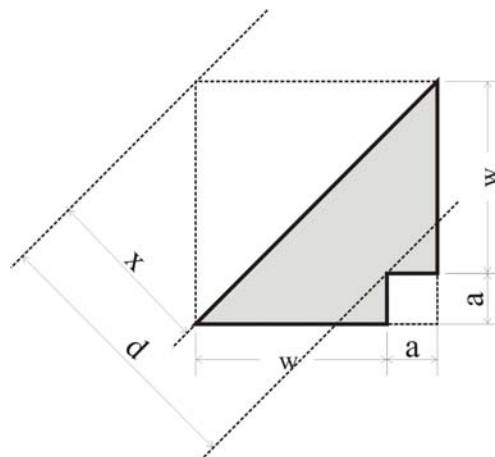


Figura 4.1.-Layout del codo de  $90^\circ$

Este layout, particularizado para 90°, cumple las siguientes ecuaciones:

$$a = w \cdot (2 \cdot M - 1)$$

$$M = \frac{x}{d} = 0.11 \cdot \left(\frac{w}{h}\right)^2 - 0.41 \cdot \left(\frac{w}{h}\right) + 0.93 \quad (1)$$

donde  $w$  es el ancho de la tira microstrip,  $h$  la altura del sustrato microstrip y  $a$  es el valor indicado en la figura 4.1.

## 4.2-Layout de la resistencia SMD

Para la resistencia  $R_1$  se ha creado un layout específico para la misma. Este es el mostrado en la figura 4.2:

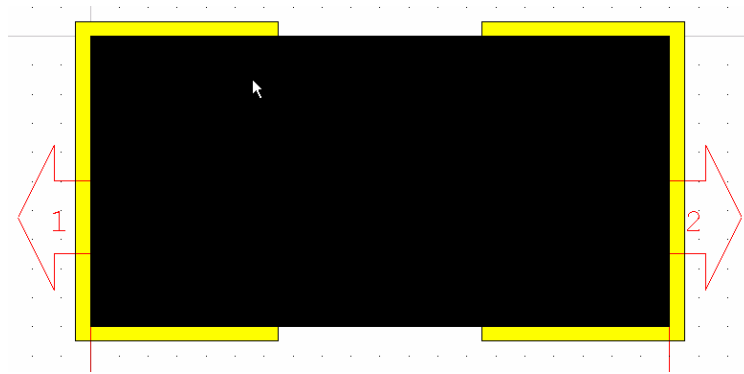


Figura 4.2.-Layout de la resistencia SMD

El ancho y alto son, respectivamente, 2 mm y 1 mm, y en la misma figura se observan los accesos 1 y 2.

Para obtener este layout, se debe cargar el mismo en el software. Esto se consigue accediendo a la pestaña *Layout* del Microwave Office y, tal y como se muestra en la figura 4.3, pinchar con el botón derecho en *Cell Libraries* y leer una librería *GDSII* (extensión *.GDS*) de dibujos o layouts. En la librería que proporcionamos, llamada *Modelo\_Layout\_v01.gds*, aparece un modelo de layout llamado *Lab\_MICRO\_v01* (ver parte inferior de la figura 4.3), que es el que utilizaremos para nuestro caso. Para asignar este layout a nuestra resistencia bastará con pinchar dos veces en el esquemático de la misma y seleccionar el layout correspondiente.

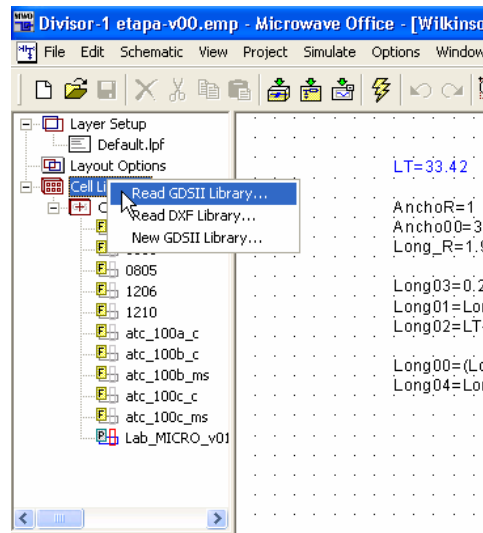


Figura 4.3.-Pantalla donde se muestra cómo cargar una librería de layout's

### 4.3-Layout del divisor Wilkinson

Por último, para realizar el layout del divisor Wilkinson de una etapa, mostramos en la figura 4.4 un detalle del fichero *Divisor-1 etapa-v00.emp* (fichero ejemplo que se proporciona), donde observamos que los 3 tramos de línea en los que se ha dividido la línea de longitud  $\lambda/4$  e impedancia  $Z_{01}$ , de tal forma que utilizamos ecuaciones que nos permitan encajar perfectamente el layout final. Nótese que se ha tenido en cuenta el valor de la longitud  $a$  del layout del codo que se ha comentado anteriormente (ver figura 4.1 en página 4)

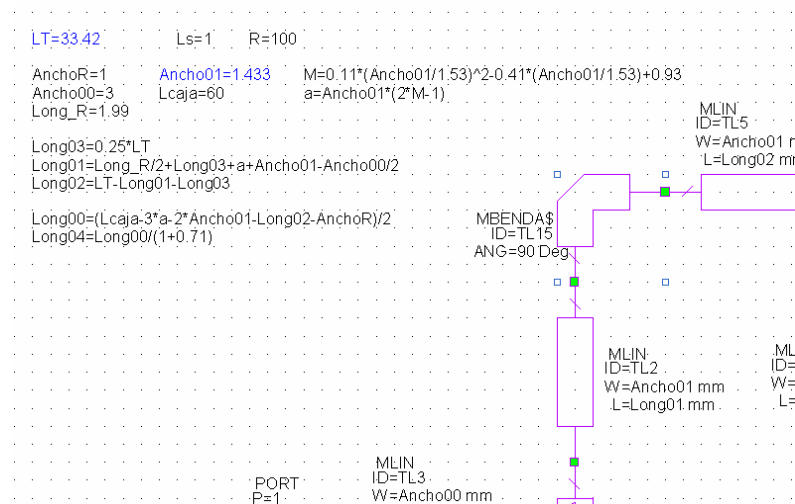


Figura 4.4.-Detalle de la pantalla del esquemático para determinar las dimensiones de las líneas acodadas.

## 5.-Resultados

A continuación se reproducen algunas figuras del divisor Wilkinson de una etapa construido.

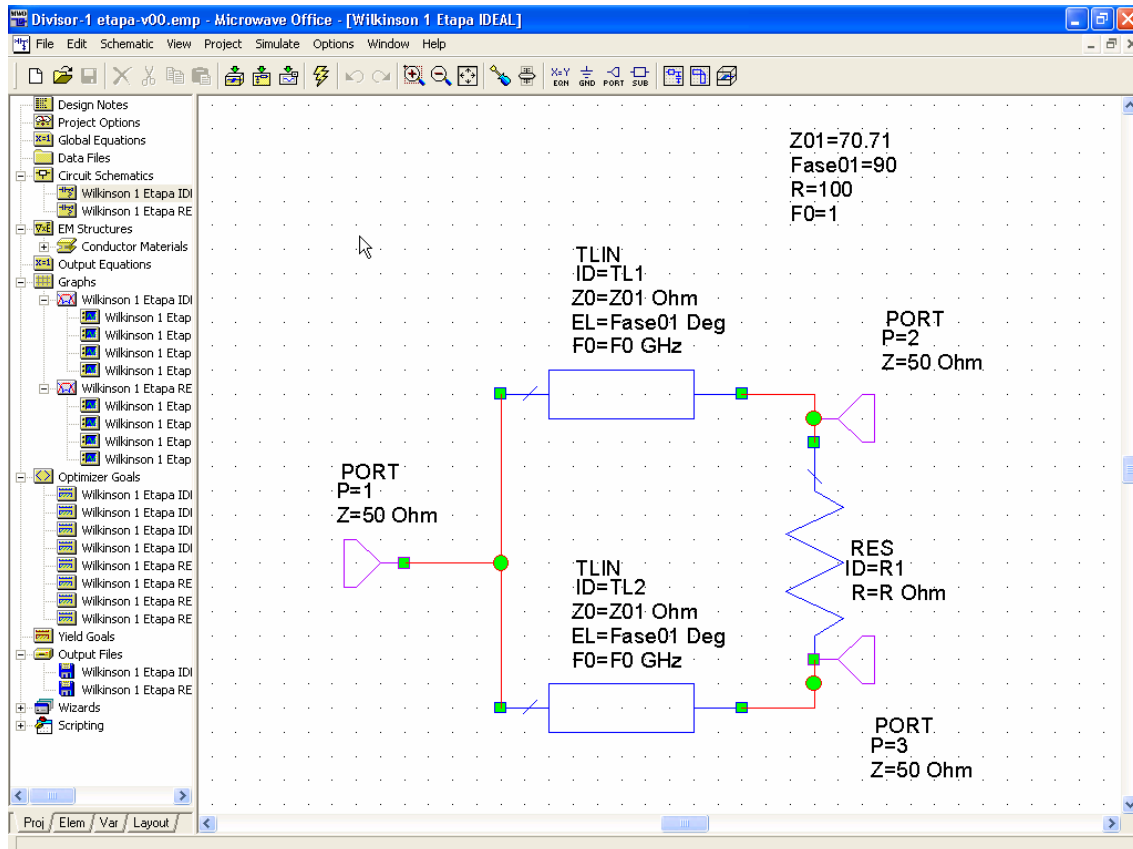


Figura 5.1.-Esquemático del Divisor Wilkinson ideal

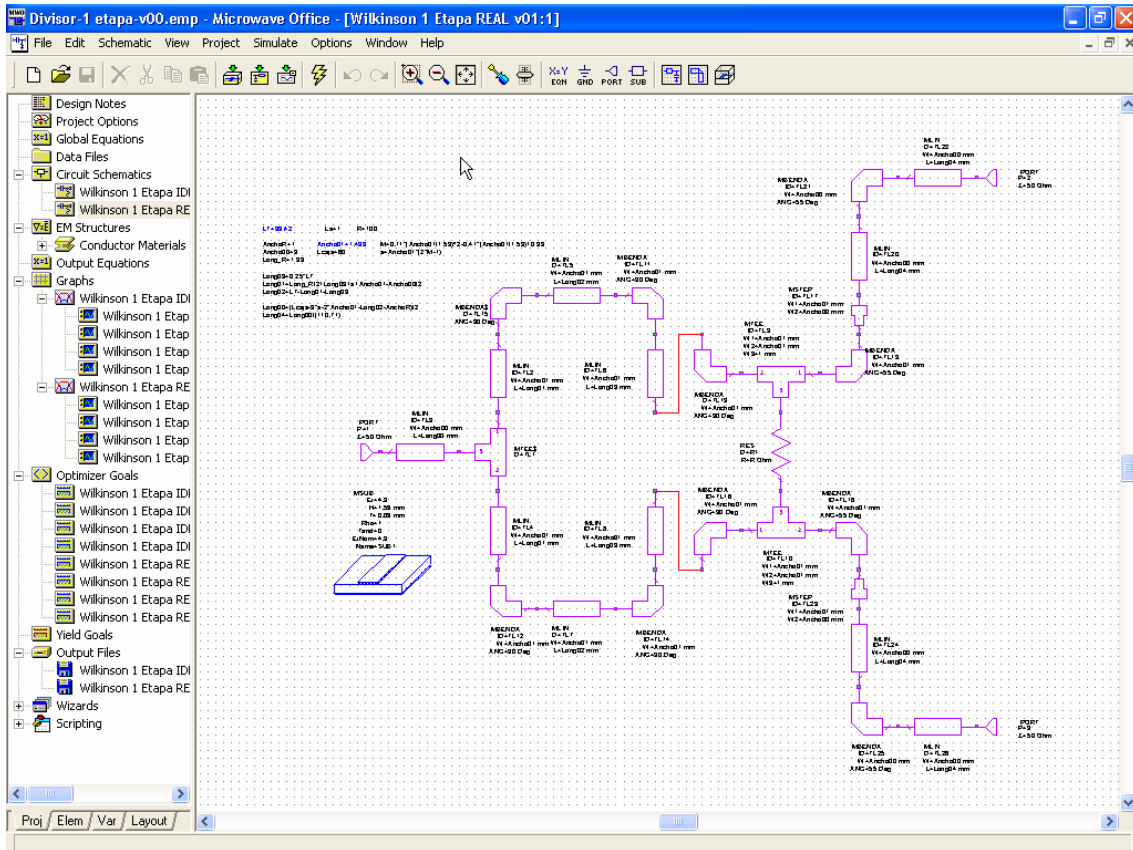


Figura 5.2.-Esquemático del Divisor Wilkinson real



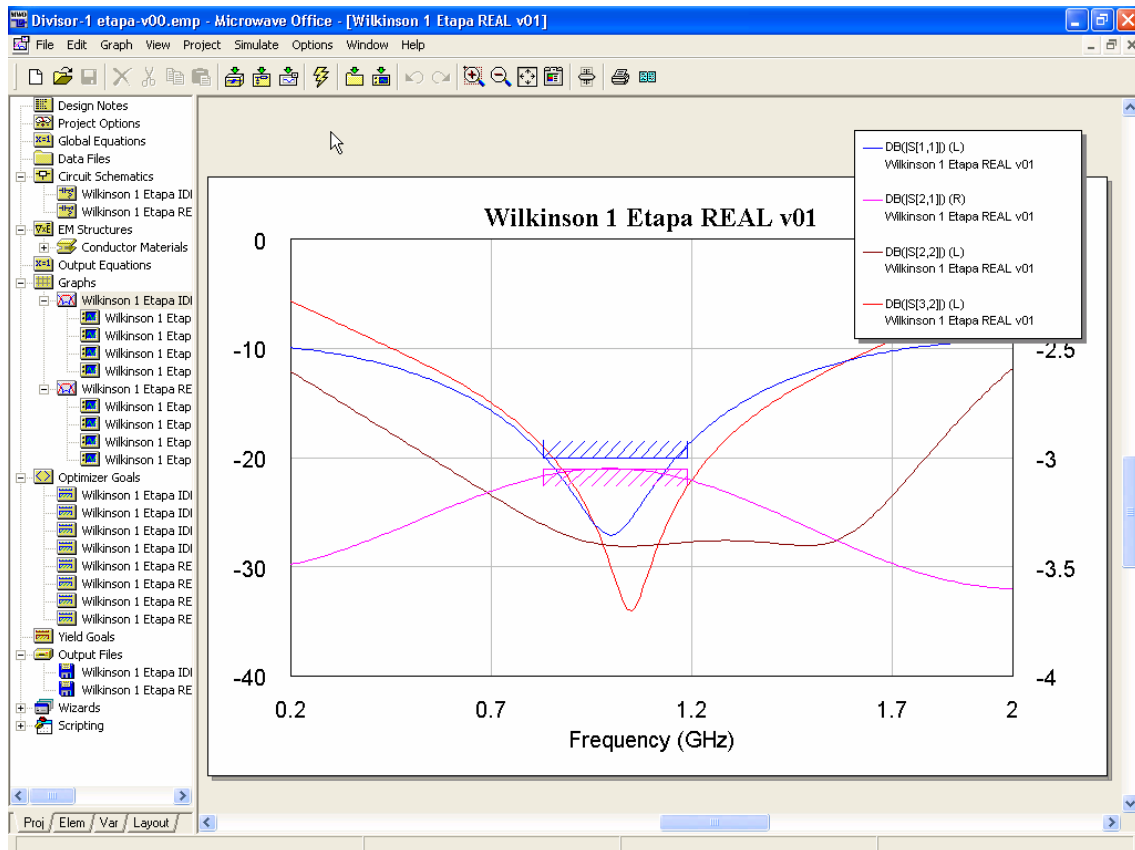


Figura 5.3.-Respuesta del Divisor Wilkinson real

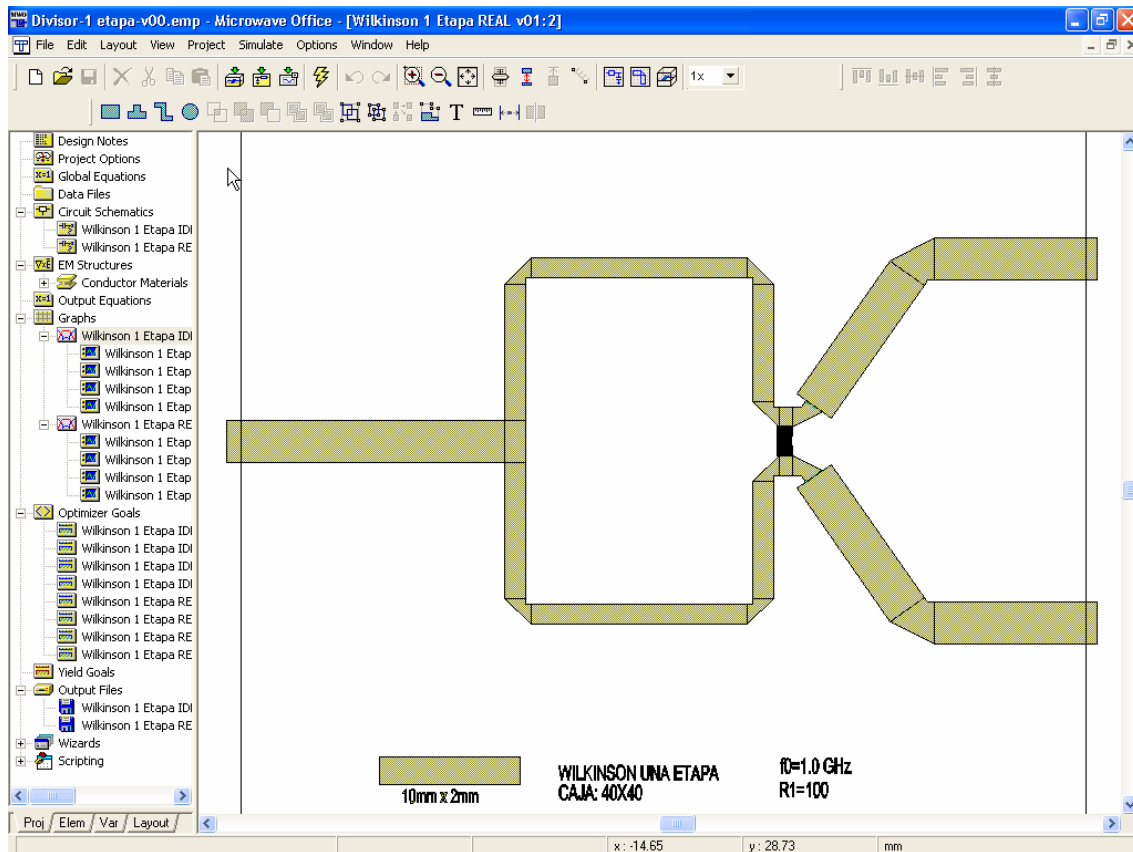


Figura 5.4.-Layout del Divisor Wilkinson real

## 6.-Documentación adicional

Finalmente se indican a continuación los nombres de los ficheros que se deben utilizar para seguir correctamente esta guía:



.\Directorio RAÍZ



Documentacion WILKINSON-v01.pdf

Explicación: Es este fichero.



Modelo\_Layout\_v01.gds

Explicación: Librería de layout's.



Divisor-1 etapa-v00-Version MWO 4.0.emp

Explicación: Fichero de Microwave Office con el divisor Wilkinson.